

ITX3010

技术手册

版本 1.4

盛 博 科 技

目 录

第一章 模块介绍.....	1
1.1 概述.....	1
1.2 性能特点.....	1
1.3 显示功能.....	2
1.4 物理特性.....	2
1.5 订货型号.....	2
第二章 硬件配置及安装.....	3
2.1 连接器功能及引脚定义.....	4
2.1.1 连接器综述.....	4
2.1.2 AT电源接口（J1）.....	5
2.1.3 ATX 辅助电源接口（J26）.....	6
2.1.4 DDR3 SODIMM 内存插座*.....	6
2.1.5 KBMS 接口（J2）.....	6
2.1.6 COM1~COM2 接口（J3&J5）.....	6
2.1.7 LPT 接口(J4).....	7
2.1.8 VGA 接口(J7).....	8
2.1.9 IDE 接口(J9).....	8
2.1.10 Compact flash 连接器(CFCARD).....	9
2.1.11 LVDS 接口（J10）.....	10
2.1.12 多功能接口（J12）.....	11
2.1.13 USB1/2 接口（J13）.....	12
2.1.14 USB3/4 接口（J14）.....	12
2.1.15 USB5/6 接口（J19）.....	12
2.1.16 USB7/8 接口（J46）.....	12
2.1.17 AUDIO 接口（J15）.....	13
2.1.18 Digital I/O 接口（J20）.....	13
2.1.19 IrDA 红外接口（J21）.....	13
2.1.20 CPU 风扇接口（J23）.....	14
2.1.21 备用电池接口（J24）.....	14
2.1.22 Digital I/O 接口（J25/J27）.....	14
2.1.23 Ethernet 接口（JN1/J33*）.....	14

2.1.24 硬盘指示灯接口 (J34)	15
2.1.25 SATA接口 (J36/J37)	15
2.1.26 SATA 电源接口(J38/J39)	15
2.1.27 ATX 电源开关(POWER BUTTON)接口 (J40)	16
2.1.28 PCI 串口(J41,J42).....	16
2.1.29 COM11~COM14 接口(J31)*.....	18
2.1.30 COM15~COM18 接口(J32)*	19
2.1.31 GPI/O 接口 (J45)	19
2.1.32 PCI1 (PCI1)	20
2.1.33 PC/104 总线接口 (PC104)	21
2.1.34 mSATA 接口(X8).....	21
2.2 跳线功能.....	22
2.3 安装.....	23
第三章 软件设置.....	27
3.1 BIOS Setup	27
3.1.1 Main	27
3.1.2 Advanced.....	27
3.1.3 Chipset	36
3.1.4 Boot.....	38
3.1.5 Security	39
3.1.6 Save & Exit.....	39
3.3 GPIO	39
3.4 Wathchdog.....	42
附录 A 主板资源分配.....	45

图 2-1 (a). ITX3010 正面机械尺寸 (单位: mm)	3
图 2-1 (b). ITX3010 反面机械尺寸 (单位: mm)	4
表 2-1. 连接器功能	5
表 2-2. AT 电源接口 (J1)	6
表 2-3. ATX 辅助电源接口 (J26)	6
图 2-2. KBMS 连接器	6
表 2-4. PS/2 接口 (J2)	6
图 2-3. 串口 DB9-Male 连接器	7
表 2-5. COM1、COM2 接口 (J3&J5)	7
表 2-6. LPT 接口 (J4)	7
图 2-4. VGA- DB15-Female 连接器	8
表 2-7. CRT 接口 (J7)	8
表 2-8. IDE 接口 (J9)	9
表 2-9. CF CARD 接口 (CFCARD)	10
表 2-10. LVDS 接口 (J10)	11
表 2-11. 多功能接口 (J12)	11
图 2-5. USB 连接器	12
表 2-12. USB 接口 (J13)	12
表 2-13. USB 接口 (J14)	12
表 2-14. USB 接口 (J19)	12
表 2-15. USB 接口 (J46)	13
表 2-16. AUDIO 接口 (J15)	13
表 2-17. Digital I/O 接口 (J20)	13
表 2-18. IrDa 红外接口 (J21)	13
表 2-19. CPU 风扇接口 (J23)	14
图 2-6. RJ45 连接器	14
表 2-22. Ethernet 接口 (JN1)	15
表 2-23. Ethernet 接口 (J33*)	15
表 2-24. 硬盘指示灯接口 (J34)	15
表 2-25. SATA 接口 (J36/J37)	15
表 2-26. SATA 电源接口 (J38/J39)	16
表 2-27. ATX 电源开关接口 (J40)	16
表 2-28. COM3/COM5/COM8/COM10 接口 (J41)	17
表 2-29. COM4/COM6/COM7/COM9 接口 (J42)	18
表 2-30. COM11~COM14 接口 (J31)	19
表 2-31. COM15~COM18 接口 (J32)	19
表 2-32. GPI/O 接口 (J45)	19
表 2-33. PC104 Plus 接口 (PCI1)	20
表 2-34. PC104 接口 (PC104)	21
表 2-35. mSATA 接口 (X8)	22
表 2-36. 跳线功能	22

表 2-37. 串口工作方式及匹配电阻跳线选择.....	23
图 2-8. 带有榫眼的连接器	24
图 2-9. 带有榫头的连接器	24
图 2-10. 榫头与榫眼的配合	24
图 2-11. 从榫眼中拆除榫头.....	25
图 2-12. 榫头与榫眼锁紧	25
图 2-13. 左侧榫头与榫眼分离	25
图 2-14. 左右两侧榫头与榫眼均分离.....	26
表 A-1. 1M 地址以下内存 ROM 空间分配	45
表 A-2. I/O 地址空间分配	46
表 A-3 中断资源分配.....	47
表 A-4 DMA 通道分配	47

第一章 模块介绍

1.1 概述

ITX3010 是一款采用新一代超低功耗 Intel Atom N455/ D525 处理器的核心模块，提供使产品快速进入市场的解决方案。主频包括 Atom N455 1.66GHz 或者 Atom D525 1.8GHz，图像输出支持 CRT 和 18-bit 单通道 LVDS。同时在板集成了 PS/2 键盘鼠标、EIDE 接口、SATA 接口、USB 接口、Audio 接口、十八串一并接口、10/100/1000Base-T 以太网接口、Digital I/O 接口、IrDa 红外接口、CF 卡座、mSATA 插座等丰富的 IO 接口。

1.2 性能特点

- Intel Atom N455（1.66GHz，单核）或 D525（1.8GHz，双核）（无风扇）
- 在板提供 1GB/2GB DDR3 内存和一个 204-pin DDR3 667/800MHz SO-DIMM 插槽（最大支持 2G）
- Intel ICH8M 芯片组
- VGA 接口
- 18-bit 单通道 LVDS 接口
- 两个 10/100/1000 BaseT 网络接口（其中一个保留）
- 两个 SATA 3GB/s 接口
- 八个 USB2.0 接口
- 1 个 IDE 接口
- AC97 音频接口
- 十八串一并接口（其中八路信号保留）
- PS/2 键盘及鼠标
- 1 个 IrDA 红外接口
- 24 路 GPIO
- 24 路扩展数字 I/O
- 在板 CF 卡插座
- 在板 mSATA 插座
- 提供 ATX 电源
- 提供 PC/104 和 PC/104+总线扩展

1.3 显示功能

采用 Intel® N455/D525 芯片集成，支持 VGA+LVDS 双显示功能。

- N455: CRT 支持最高分辨率 1400×1050@60Hz; LVDS 支持的最大分辨率为 1280×800 或 1366×768。
- D525: CRT 支持最高分辨率 2048×1536@60Hz; LVDS 支持的最大分辨率为 1366×768。

1.4 物理特性

- 尺寸: 170.00×170.00mm
- 电源要求: +5V ±5%
 - N455: 典型值 10W、最大值 15W
 - D525: 典型值 11W、最大值 18W
- 工作环境:
 - S 型: 0°C~70°C; N 型: -25°C~+70°C
 - 5 ~ 95%相对湿度
 - 贮存温度: -55°C ~ +85°C

1.5 订货型号

ITX3010-A(I)-16E-N

① ② ③ ④ ⑤

代码	含义	对应关系
①	串口数量	"A"表示2串, "B"表示6串, "C"表示10串, "D"表示14串, "E"表示8串, "F"表示18串
②	PC/104总线	"I"表示带有PC/104总线功能, "无"表示不带此功能
③	主频	"16"表示1.66GHz, "18"表示1.8GHz, 依次类推
④	内存容量	"E"表示1G表贴内存, "F"表示2G表贴内存, "无"表示无在板内存
⑤	温度级别	"无"表示民用级(S型), "N"表示工业级(N型), "X"表示军品级(X型)

第二章 硬件配置及安装

将 ITX3010 作为一个部件用到各种应用系统(包括嵌入式系统)中, ITX3010 将需做不同的硬件设置。本章介绍有关在板设备及接口, 然后讨论该模块在不同配置时安装方法。

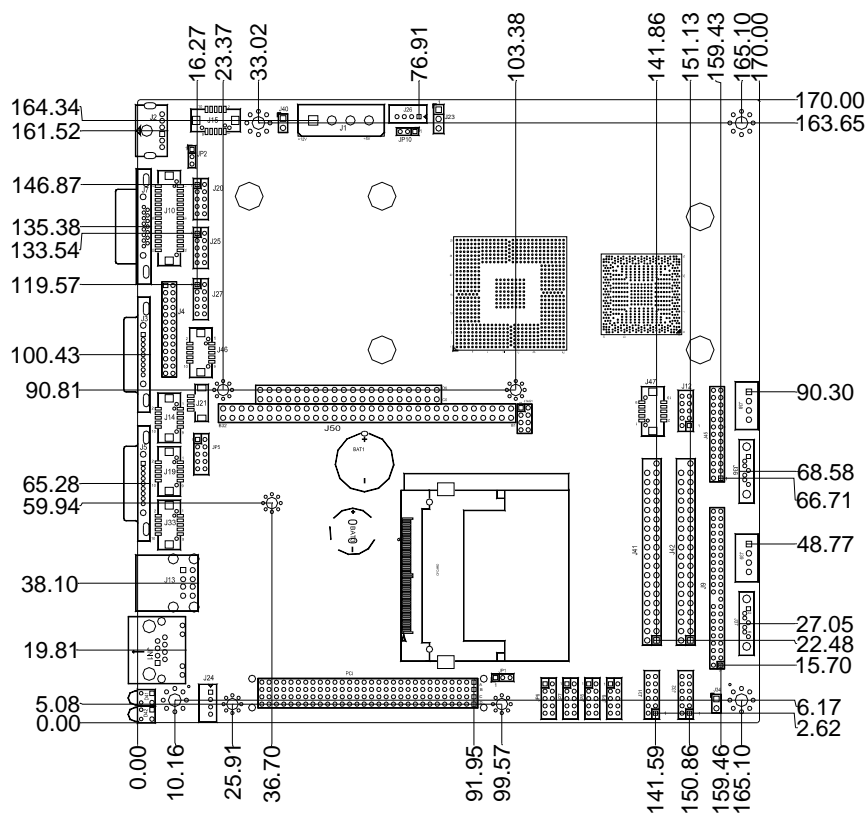


图 2-1 (a). ITX3010 正面机械尺寸 (单位: mm)

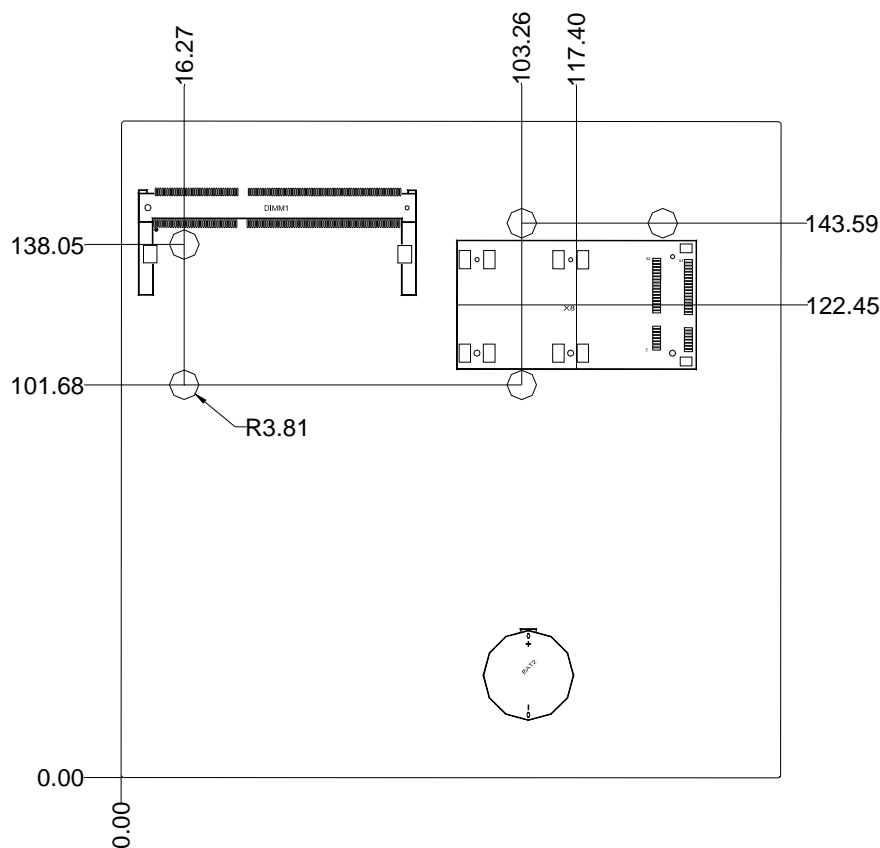


图 2-1 (b). ITX3010 反面机械尺寸 (单位: mm)

2.1 连接器功能及引脚定义

本节描述模块的外部连接器及有关信号的定义。其中带“*”的接口功能为可选，若客户需要使用此接口，请务必在定制时提出。

2.1.1 连接器综述

板上的接口连接器和配置跳线的位置，如图 2-1 所示。表 2-1 列出板上连接器的用途。本节将给出每个连接器各引脚的信号及定义。

连接器	功能	尺寸
CFCARD	CF 卡座	CF Socket
DIMM1*	DDR3 内存插座	DDR3 SO-DIMM socket
PCI1	PC/104+总线	2.0-4×30P
PAB	PC/104 总线	2.54-2×32P
PCD	PC/104 总线	2.54-2×20P
J1	主电源	5.08-1×4P
J2	键盘鼠标	PS2 Female socket
J3	串口 1	DB9 Male socket
J4	并口	2.0-2×13P
J5	串口 2	DB9 Male socket

连接器	功能	尺寸
J7	显示	DB15 Female socket
J9	硬盘接口	2.0-2×22P
J10	LVDS	1.25-2×15P
J12	多功能接口	2.0-2×5P
J13	USB1/2	Double USB host socket
J14	USB3/4	1.25-2×5P
J15	音频	1.25-2×5P
J19	USB5/6	1.25-2×5P
J20	数字 I/O	2.0-2×5P
J21*	IrDA 红外接口	1.25-1×4P
J23	CPU 风扇	2.54-1×3P
J24	备用电池接口	2.0-1×4P
J25*	数字 I/O	2.0-2×5P
J26	ATX 辅助电源	2.0-1×4P
J27*	数字 I/O	2.0-2×5P
J31*	COM11~COM14	2.0-2×6P
J32*	COM15~COM18	2.0-2×6P
J33*	网络接口	1.25-2×5P
J34	IDE 指示灯接口	2.54-1×2P
J36	SATA1 接口	1.25-1×7P
J37	SATA2 接口	1.25-1×7P
J38	SATA 电源接口	2.54-1×4P
J39	SATA 电源接口	2.54-1×4P
J40	PWRBTN#	2.54-1×2P
J41	串口 COM3/5/8/10	2.54-2×20P
J42	串口 COM4/6/7/9	2.54-2×20P
J45*	GPIO	1.25-2×5P
J46	USB7/8	2.0-2×13P
JN1	网络接口	RJ45 socket
JP1	Clear CMOS	2.0-1×3P
JP2	LVDS 电压选择	2.0-1×3P
JP5	COM2 工作方式选择	2.0-2×5P
JP6	COM3 工作方式选择	2.0-2×5P
X8*	mSATA	mSATA socket

表 2-1. 连接器功能

注：带“*”的接口为可选，客户若需要使用，请在定制时提出！

2.1.2 AT 电源接口（J1）

ITX3010 可以提供 ATX 电源和 AT 电源，表 2-2 列出 AT 电源连接器的引脚信号定义，表 2-3 列出 ATX 电源连接器的引脚信号定义。

引脚	信号名称
1	+12V
2	GND
3	GND
4	+5V

表 2-2. AT 电源接口 (J1)

2.1.3 ATX 辅助电源接口 (J26)

引脚	信号名称	引脚	信号名称
1	PWR-OK	2	GND
3	PS_ON	4	+5VSB

表 2-3. ATX 辅助电源接口 (J26)

2.1.4 DDR3 SODIMM 内存插座*

ITX3010 模块设计表贴内存和 SO-DIMM 插座同时使用，该插座使用 204pin DDR3 内存，可使用最大 2GB 内存（Un-buffered NON-ECC DDR3 667/800MHz，8 颗×8 颗粒）。

N455 支持最大内存为 2GB。如果板载 1GB，则可以通过 SO-DIMM 扩展 1GB；D525 支持最大内存为 4GB。如果板载 1GB/2GB，则对应可以通过 SO-DIMM 扩展 1GB/2GB。

注：SODIMM 内存插座默认不提供，若客户需要此内存插座，请在定制时提出！

2.1.5 KBMS 接口 (J2)

J2 是一个标准的二合一 PS/2 键盘鼠标连接器，该连接器的引脚信号定义如表 2-4 所示。

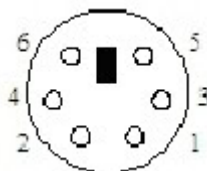


图 2-2. KBMS 连接器

引脚	信号名称	引脚	信号名称
1	Keyboard Data	2	Mouse Data
3	GND	4	VCC(+5V)
5	Keyboard Clock	6	Mouse Clock

表 2-4. PS/2 接口 (J2)

注：PS/2 接口 J2 上的键鼠信号与多功能接口 J12 上的一致。

2.1.6 COM1~COM2 接口 (J3&J5)

COM1 和 COM2 接口均采用标准的 DB9 连接器，均为 RS232/RS422/RS485 工作方式可选串口，其中 COM1 工作方式通过跳选电阻设置，COM2 的工作方式选择通过跳线 JP5 确定。表 2-5 列出针对不同通信方式的引脚信号定义：

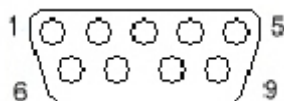


图 2-3. 串口 DB9-Male 连接器

引脚	RS232	RS485	RS422
1	DCD	-	-
2	RXD	TXD/RXD+	TXD+
3	TXD	-	-
4	DTR	-	RXD+
5	GND	GND	GND
6	DSR	-	-
7	RTS	TXD/RXD-	TXD-
8	CTS	-	RXD-
9	RI	-	-

表 2-5. COM1、COM2 接口（J3&J5）

2.1.7 LPT 接口(J4)

并行口可用作标准 PC/AT 打印机接口，也可用作通用的可编程 I/O 口，支持 SPP、EPP、ECP 方式，表 2-6 列出其引脚信号定义：

引脚	信号名称	功能	In/Out	DB25 Pin
1	STBX	Output Data Strobe	Out	1
3	PD0	Parallel Data Bit 0	I/O	2
5	PD1	Parallel Data Bit 1	I/O	3
7	PD2	Parallel Data Bit 2	I/O	4
9	PD3	Parallel Data Bit 3	I/O	5
11	PD4	Parallel Data Bit 4	I/O	6
13	PD5	Parallel Data Bit 5	I/O	7
15	PD6	Parallel Data Bit 6	I/O	8
17	PD7	Parallel Data Bit 7	I/O	9
19	ACK#	Character Accepted	In	10
21	BUSY	Printer Busy	In	11
23	PE	Paper Empty	In	12
25	SLCT	Printer Selected	In	13
2	AFD#	Autofeed	Out	14
4	ERR#	Printer Error	In	15
6	PINIT#	Init Printer	Out	16
8	SLIN#	Select Printer	Out	17
26	N/C	KEY	--	--
10~24 Even	Ground	Signal Ground	--	18-25

表 2-6. LPT 接口（J4）

2.1.8 VGA接口(J7)

ITX3010 模块上 VGA 接口是一个标准的 DB15 连接器为 CRT 监视器提供模拟输出。用它可与大多数的 VGA 模拟显示器相连接。该连接器的引脚定义如表 2-7 所示。

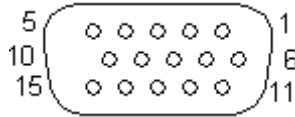


图 2-4. VGA- DB15-Female 连接器

引脚	信号名称	引脚	信号名称
1	CRT_RED	2	CRT_GREEN
3	CRT_BLUE	4	N.C.
5	VGA_GND	6	VGA_GND
7	VGA_GND	8	VGA_GND
9	VCC(+5V)	10	VGA_GND
11	N.C.	12	CRT_SDATA
13	CRT_HSYNC	14	CRT_VSYNC
15	CRT_SCLK		

表 2-7. CRT 接口（J7）

2.1.9 IDE 接口(J9)

芯片组提供 1 个 EIDE(增强型智能磁盘设备)接口 J9 连接集成控制器的智能驱动器(硬盘，CD-ROM 等)。EIDE 接口使用 44Pin 插针(2mm)连接器。可以直接连接 44Pin 的 IDE 设备（如 2.5 " 硬盘），也可使用相应电缆连接 40Pin 标准的 IDE 设备（如 3.5 "、5 " 硬盘、CDROM 等）。该 EIDE 接口（J9）和 CF 卡占用同一 IDE 通道，若 CF 卡与 J9 同时使用，则 CF 卡为主盘，J9 为从盘。表 2-8 列出了连接器 J9 的引脚信号定义。

引脚	信号名称	引脚	信号名称
1	IDE_RST#	2	GND
3	IDE_D7	4	IDE_D8
5	IDE_D6	6	IDE_D9
7	IDE_D5	8	IDE_D10
9	IDE_D4	10	IDE_D11
11	IDE_D3	12	IDE_D12
13	IDE_D2	14	IDE_D13
15	IDE_D1	16	IDE_D14
17	IDE_D0	18	IDE_D15
19	GND	20	Key
21	IDE_DREQ	22	GND
23	IDE_IOW#	24	GND
25	IDE_IOR#	26	GND
27	IDE_IORDY	28	GND
29	IDE_DACK#	30	GND
31	IDE_IRQ	32	N.C.
33	IDE_A1	34	IDE_DIAG#
35	IDE_A0	36	IDE_A2
37	IDE_CS1#	38	IDE_CS3#
39	IDE_DASP#	40	GND
41	VCC(+5V)	42	VCC(+5V)
43	GND	44	N.C.

表 2-8. IDE 接口 (J9)

2.1.10 Compact flash 连接器(CFCARD)

板载一个 Compact flash 连接器，可使用 Compact flash 卡代替机械的硬盘。这个插座也与芯片组上的主 IDE 端口相连。在 IDE 端口同时使用 Compact flash 卡和其他另一个 IDE 设备（硬盘，CDROM）时一定要非常小心。Compact flash 卡作为该通道的主设备，在 IDE 端口的另一个设备是该通道的从设备。

引脚	信号名称	引脚	信号名称
1	GND	26	CD1#
2	IDE_D3	27	IDE_D11
3	IDE_D4	28	IDE_D12
4	IDE_D5	29	IDE_D13
5	IDE_D6	30	IDE_D14
6	IDE_D7	31	IDE_D15
7	IDE_CS1#	32	IDE_CS3#
8	N.C	33	N.C
9	GND	34	IDE_IOR#
10	N.C	35	IDE_IOW#
12	N.C	37	IDE_IRQ
13	VCC(+5V)	38	VCC(+5V)
14	N.C	39	CSEL#
15	N.C	40	N.C
16	NC	41	IDE_RST#
17	N.C	42	IDE_IORDY
18	IDE_A2	43	IDE_DREQ
19	IDE_A1	44	IDE_DACK#
20	IDE_A0	45	IDE_DASP#
21	IDE_D0	46	IDE_DIAG#
22	IDE_D1	47	IDE_D8
23	IDE_D2	48	IDE_D9
24	N.C	49	IDE_D10
25	CD2#	50	GND

表 2-9. CF CARD 接口（CFCARD）

2.1.11 LVDS 接口（J10）

除了标准的显示器连接方式外，还可通过 LVDS 连接几种类型的显示器。该连接器的引脚定义如表 2-10 所示。

引脚	信号名称	引脚	信号名称
1	Back_light Enable	2	Back_light Contrast;
3	LCD Volt	4	GND
5	LVDS_CLK-	6	LVDS_CLK+
7	LCD Volts	8	GND
9	LVDS_DATA0-	10	LVDS_DATA0+
11	LVDS_DATA1-	12	LVDS_DATA1+
13	LVDS_DATA2-	14	LVDS_DATA2+
15	N.C.	16	N.C.
17	LDDC_DAT	18	LDDC_CLK
19	LCD_EDID	20	N.C.
21	N.C.	22	N.C.
23	N.C.	24	N.C.
25	N.C.	26	N.C.
27	LCD Volt	28	GND
29	N.C.	30	N.C.

表 2-10. LVDS 接口 (J10)

注：通过 JP2, LCD Volt 可跳选至+3.3V 或+5V。

2.1.12 多功能接口 (J12)

J12 是一个 10 针的连接器，它连接 4 种功能：喇叭、复位、键盘和鼠标，该连接器的引脚信号定义如表 2-11 所示。

引脚	信号名称	功能	5 芯键盘插座
1	Speaker+	扬声器输出信号	
2	GND	音频(-)	
3	Reset Switch	复位控制	
4	Mouse Data	鼠标数据	
5	Kbd Data	键盘数据	2
6	Kbd Clock	键盘时钟	1
7	Ground	地	4
8	VCC	+5V	5
9	+VBAT	后备电池 (+3.3V)	
10	Mouse Clock	鼠标时钟	

表 2-11. 多功能接口 (J12)

注：多功能接口 J12 上的 Pin1 扬声器输出信号，可驱动 0.1W 8Ω 的蜂鸣器；

多功能接口 J12 上的键盘鼠标信号与 PS/2 接口 J2 上的信号是同一信号，如果不用接口 J2，则可以通过该接口上的键盘鼠标信号接标准 PC/AT 键盘和 PS/2 鼠标；

复位按钮可以接在多功能接口 J12 的第 3 脚和第 7 脚之间；

后备电池可接在多功能接口 J12 的第 9 脚（电池+）和第 2 脚（电池-）之间。

2.1.13 USB1/2 接口（J13）

该连接器是双层 USB HOST 插座。表 2-12 列出了该连接器的引脚信号定义。

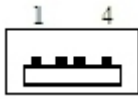


图 2-5. USB 连接器

引脚	信号名称
1	VCC(+5V)
2	USB-
3	USB+
4	GND

表 2-12. USB 接口（J13）

2.1.14 USB3/4 接口（J14）

该连接器是一个 10Pin 的 1.25-2x5p 插座。表 2-13 列出了该连接器的引脚信号定义。

引脚	信号名称	引脚	信号名称
1	VCC(+5V)	2	VCC(+5V)
3	USB3-	4	USB4-
5	USB3+	6	USB4+
7	GND	8	GND
9	N.C.	10	N.C.

表 2-13. USB 接口（J14）

2.1.15 USB5/6 接口（J19）

该连接器是一个 10Pin 的 1.25-2x5p 插座。表 2-14 列出了该连接器的引脚信号定义。

引脚	信号名称	引脚	信号名称
1	VCC(+5V)	2	VCC(+5V)
3	USB5-	4	USB6-
5	USB5+	6	USB6+
7	GND	8	GND
9	N.C.	10	N.C.

表 2-14. USB 接口（J19）

2.1.16 USB7/8 接口（J46）

该连接器是一个 10Pin 的 1.25-2x5p 插座。表 2-15 列出了该连接器的引脚信号定义。

引脚	信号名称	引脚	信号名称
1	VCC(+5V)	2	VCC(+5V)
3	USB7-	4	USB8-
5	USB7+	6	USB8+
7	GND	8	GND
9	N.C.	10	N.C.

表 2-15. USB 接口 (J46)

2.1.17 AUDIO 接口 (J15)

该连接器是一个 10Pin 的 1.25-2x5p 插座。表 2-16 列出了该连接器的引脚信号定义。

引脚	信号名称	引脚	信号名称
1	LOUT_R	2	AGND
3	LOUT_L	4	AGND
5	LIN_R	6	AGND
7	LIN_L	8	AGND
9	MIC_IN	10	AGND

表 2-16. AUDIO 接口 (J15)

2.1.18 Digital I/O 接口 (J20)

J20 为双排 10Pin 的插座，表 2-17 列出 J20 连接器的引脚信号定义。

引脚	信号名称	引脚	信号名称
1	DIO_I/O(bit7)	2	DIO_I/O(bit6)
3	DIO_I/O (bit5)	4	DIO_I/O(bit4)
5	DIO_I/O (bit3)	6	DIO_I/O (bit2)
7	DIO_I/O (bit1)	8	DIO_I/O (bit0)
9	VCC(+5V)	10	GND

表 2-17. Digital I/O 接口 (J20)

注：该数字 I/O 对应 GPIO SET2 (端口固定为 0801H)。

2.1.19 IrDA 红外接口 (J21)

ITX3010 提供一个红外接口，表 2-18 列出 J21 连接器的引脚信号定义。

引脚	信号名称
1	VCC(+5V)
2	RX
3	GND
4	TX

表 2-18. IrDa 红外接口 (J21)

2.1.20 CPU 风扇接口（J23）

引脚	信号名称
1	Fan sense
2	VCC(+5V or +12V)
3	GND

表 2-19. CPU 风扇接口（J23）

2.1.21 备用电池接口（J24）

引脚	信号名称
1	+VBAT
2	GND
3	N.C
4	GND

表 2-20. 备用电池接口（J24）

2.1.22 Digital I/O 接口（J25/J27）

J25、J27 均为双排 10Pin 的插座，表 2-21 列出 J25、J27 连接器的引脚信号定义。

引脚	信号名称	引脚	信号名称
1	DIO_I/O（Bit0）	2	DIO_I/O（Bit1）
3	DIO_I/O（Bit2）	4	DIO_I/O（Bit3）
5	DIO_I/O（Bit4）	6	DIO_I/O（Bit5）
7	DIO_I/O（Bit6）	8	DIO_I/O（Bit7）
9	VCC(+5V)	10	GND

表 2-21. Digital I/O 接口（J25/J27）

注：J25、J27 为可选 I/O 接口，在板信号保留，若客户需要使用此组接口，请在定制时提出。J25 对应 GPIO SET3(端口固定为 0802H)，J27 对应 GPIO SET1(端口固定为 0800H)。

2.1.23 Ethernet 接口（JN1/J33*）

ITX3010 提供两个网络接口，接口连接器一个是标准的 RJ45 插座，一个是 10Pin 的 1.25-2x5Pin 插座。表 2-22 和表 2-23 分别列出连接器的引脚信号定义。

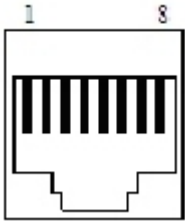


图 2-6. RJ45 连接器

注：其中 J33 信号保留，若客户需要使用此网络接口，请在定制时提出。

引脚	信号名称	引脚	信号名称
1	LANA_TX0+	2	LANA_TX0-
3	LANA_TX1+	4	LANA-TX2+
5	LANA_TX2-	6	LANA_TX1-
7	LANA-TX3+	8	LANA_TX3-
9	LANA_LINK#	10	+3.3V
11	LANA_ACT#	12	+3.3V

表 2-22. Ethernet 接口（JN1）

	信号名称	引脚	信号名称
1	LANB_TX0+	2	LANB_TX0-
3	LANB_TX1+	4	LANB-TX2+
5	LANB_TX2-	6	LANB_TX1-
7	LANB-TX3+	8	LANB_TX3-
9	LANB_LINK#	10	LANB_ACT#

表 2-23. Ethernet 接口（J33*）

2.1.24 硬盘指示灯接口（J34）

引脚	信号定义
1	HD_LED+
2	HD_LED-

表 2-24. 硬盘指示灯接口（J34）

2.1.25 SATA 接口（J36/J37）

ITX3010 提供两个 SATA 接口，J36（SATA1）和 J37（SATA2）。表 2-25 列出连接器的引脚信号定义。

引脚	信号定义
1	GND
2	SATA_TX+
3	SATA_TX-
4	GND
5	SATA_RX-
6	SATA_RX+
7	GND

表 2-25. SATA 接口（J36/J37）

2.1.26 SATA 电源接口(J38/J39)

J38、J39 均采用 2.5-1×4P 连接器，表 2-26 列出了 J38、J39 连接器的引脚信号定义。

引脚	信号定义
1	VCC(+5V)
2	GND
3	GND
4	N.C

表 2-.26. SATA 电源接口 (J38/J39)

2.1.27 ATX 电源开关(Power Button)接口 (J40)

引脚	信号定义
1	PWRBTN#
2	GND

表 2-27. ATX 电源开关接口 (J40)

2.1.28 PCI 串口(J41,J42)

J41、J42 是在板扩展的八个 PCI 高速串口，COM3～COM6 可跳选为 RS232/RS485/RS422/TTL 电平工作方式，COM7～COM10 可跳选为 3 线 RS232/TTL 电平方式。

COM3 的通信方式可以通过跳线 JP6 设置为 RS232/RS485/RS422 方式（详见表 2-37），如需 TTL 电平方式，请参考《产品订购信息》。

COM4～COM6 的通信方式可以通过跳选电阻可选择 RS232/RS485/RS422/TTL 电平方式。

COM7～COM10 的通信方式通过跳选电阻可选择 3 线 RS232/TTL 电平方式。

PCI 串口所用接插件是标准的 IDC40 串口连接器。表 2-28、表 2-29 列出了各串口的引脚信号定义。

PCI 串口所用接插件是标准的 IDC40 串口连接器。表 2-28、表 2-29 列出了各串口的引脚信号定义。

注：串口工作方式若通过跳线进行选择，则用户可自行设置跳线；若通过跳选电阻更改串口工作方式，则用户需要在定制时提出。

引脚	RS232	RS485	RS422	TTL
1	COM10_DCD	-	-	-
2	COM10_DSR	-	-	-
3	COM10_RXD	-	-	COM10_RXD
4	COM10_RTS	-	-	-
5	COM10_TXD	-	-	COM10_TXD
6	COM10_CTS	-	-	-
7	COM10_DTR	-	-	-
8	COM10_RI	-	-	-
9	GND	GND	GND	GND
10	N.C.	-	-	-

引脚	RS232	RS485	RS422	TTL
11	COM3_DCD	-	-	-
12	COM3_DSR	-	-	-
13	COM3_RXD	COM3_TXD/RXD+	COM3_TXD+	COM3_RXD
14	COM3_RTS	COM3_TXD/RXD-	COM3_TXD-	COM3_RTS
15	COM3_TXD	-	-	COM3_TXD
16	COM3_CTS	-	COM3_RXD-	-
17	COM3_DTR	-	COM3_RXD+	COM3_DTR
18	COM3_RI	-	-	-
19	GND	GND	GND	GND
20	N.C.	-	-	-
21	COM5_DCD	-	-	-
22	COM5_DSR	-	-	-
23	COM5_RXD	COM5_TXD/RXD+	COM5_TXD+	COM5_RXD
24	COM5_RTS	COM5_TXD/RXD-	COM5_TXD-	COM5_RTS
25	COM5_TXD	-	-	COM5_TXD
26	COM5_CTS	-	COM5_RXD-	-
27	COM5_DTR	-	COM5_RXD+	COM5_DTR
28	COM5_RI	-	-	-
29	GND	GND	GND	GND
30	N.C.	-	-	-
31	COM8_DCD	-	-	-
32	COM8_DSR	-	-	-
33	COM8_RXD	-	-	COM8_RXD
34	COM8_RTS	-	-	-
35	COM8_TXD	-	-	COM8_TXD
36	COM8_CTS	-	-	-
37	COM8_DTR	-	-	-
38	COM8_RI	-	-	-
39	GND	GND	GND	GND
40	KEY	-	-	-

表 2-28. COM3/COM5/COM8COM10 接口(J41)

引脚	RS232	RS485	RS422	TTL
1	COM9_DCD	-	-	-
2	COM9_DSR	-	-	-
3	COM9_RXD	-	-	COM9_RXD
4	COM9_RTS	-	-	-
5	COM9_TXD	-	-	COM9_TXD
6	COM9_CTS	-	-	-
7	COM9_DTR	-	-	-
8	COM9_RI	-	-	-
9	GND	GND	GND	GND

引脚	RS232	RS485	RS422	TTL
10	N.C.	-	-	-
11	COM4_DCD	-	-	-
12	COM4_DSR	-	-	-
13	COM4_RXD	COM4_TXD/RXD+	COM4_TXD+	COM4_RXD
14	COM4_RTS	COM4_TXD/RXD-	COM4_TXD-	COM4_RTS
15	COM4_TXD	-	-	COM4_TXD
16	COM4_CTS	-	COM4_RXD-	-
17	COM4_DTR	-	COM4_RXD+	COM4_DTR
18	COM4_RI	-	-	-
19	GND	GND	GND	GND
20	N.C.	-	-	-
21	COM6_DCD	-	-	-
22	COM6_DSR	-	-	-
23	COM6_RXD	COM6_TXD/RXD+	COM6_TXD+	COM6_RXD
24	COM6_RTS	COM6_TXD/RXD-	COM6_TXD-	COM6_RTS
25	COM6_TXD	-	-	COM6_TXD
26	COM6_CTS	-	COM6_RXD-	-
27	COM6_DTR	-	COM6_RXD+	COM6_DTR
28	COM6_RI	-	-	-
29	GND	GND	GND	GND
30	N.C.	-	-	-
31	COM7_DCD	-	-	-
32	COM7_DSR	-	-	-
33	COM7_RXD	-	-	COM7_RXD
34	COM7_RTS	-	-	-
35	COM7_TXD	-	-	COM7_TXD
36	COM7_CTS	-	-	-
37	COM7_DTR	-	-	-
38	COM7_RI	-	-	-
39	GND	GND	GND	GND
40	Key	-	-	-

表 2-29. COM4/COM6/COM7COM9 接口(J42)

2.1.29 COM11~COM14 接口(J31)*

ITX3010 模块可提供八路 PCI 串口 (COM11~COM18), 接口均为 3 线 RS232 (或 TTL) 方式。其中 COM11~COM14 引脚信号定义如表 2-34 所示。

引脚	信号名称	引脚	信号名称
1	COM11_RXD	2	COM11_TXD
3	GND	4	COM12_RXD
5	COM12_TXD	6	GND
7	COM13_RXD	8	COM13_TXD
9	GND	10	COM14_RXD
11	COM14_TXD	12	GND

表 2-30. COM11~COM14 接口 (J31)

注：该接口 (J31) 功能为可选，若需使用，请在定制时提出！

2.1.30 COM15~COM18 接口(J32)*

COM15~COM18 接口为 3 线 RS232 (或 TTL) 方式，与 COM11~COM14 同为 PCI 串口，该接口 J32 引脚信号定义如表 2-31 所示。

引脚	信号名称	引脚	信号名称
1	COM15_RXD	2	COM15_TXD
3	GND	4	COM16_RXD
5	COM16_TXD	6	GND
7	COM17_RXD	8	COM17_TXD
9	GND	10	COM18_RXD
11	COM18_TXD	12	GND

表 2-31. COM15~COM18 接口 (J32)

注：该接口 (J32) 功能为可选，若需使用，请在定制时提出！

2.1.31 GPI/O 接口 (J45)

J45 为双排 26Pin 的插座，表 2-32 列出 J45 连接器的引脚信号定义。

注：J45 为可选 I/O 接口，在板信号保留，若客户需要使用此组接口，请在定制时提出。

引脚	信号名称	引脚	信号名称
1	DIO_A_I/O (Bit0)	2	DIO_A_I/O (Bit1)
3	DIO_A_I/O (Bit2)	4	DIO_A_I/O (Bit3)
5	DIO_A_I/O (Bit4)	6	DIO_A_I/O (Bit5)
7	DIO_A_I/O (Bit6)	8	DIO_A_I/O (Bit7)
9	DIO_B_I/O (Bit0)	10	DIO_B_I/O (Bit1)
11	DIO_B_I/O (Bit2)	12	DIO_B_I/O (Bit3)
13	DIO_B_I/O (Bit4)	14	DIO_B_I/O (Bit5)
15	DIO_B_I/O (Bit6)	16	DIO_B_I/O (Bit7)
17	DIO_C_I/O (Bit0)	18	DIO_C_I/O (Bit1)
19	DIO_C_I/O (Bit2)	20	DIO_C_I/O (Bit3)
21	DIO_C_I/O (Bit4)	22	DIO_C_I/O (Bit5)
23	DIO_C_I/O (Bit6)	24	DIO_C_I/O (Bit7)
25	VCC(+5V)	26	GND

表 2-32. GPI/O 接口 (J45)

2.1.32 PCI1 (PCI1)

ITX3010 板上的 PCI 总线在板上正面是一个四列插座(30*4)，在板的反面是相应的插针，这个可栈接的连接器的 ITX3010 可以非常方便地与扁平电缆、固定连接器或各种栈接的外围模块相连接。表 2-31 列出了该连接器的引脚信号定义。

引脚	A	B	C	D
1	GND	NC/SERIRQ	+5V	AD00
2	VI/O	AD02	AD01	+5V
3	AD05	GND	AD04	AD03
4	C/BE0	AD07	GND	AD06
5	GND	AD09	AD08	GND
6	AD11	VI/O	AD10	GND
7	AD14	AD13	GND	AD12
8	+3.3V	C/BE1	AD15	+3.3V
9	SERR	GND	NC	PAR
10	GND	PERR	+3.3V	SDONE
11	STOP	+3.3V	LOCK	NC
12	+3.3V	TRDY	GND	DEVSEL
13	FRAME	GND	IRDY	+3.3V
14	GND	AD16	+3.3V	C/BE2
15	AD18	+3.3V	AD17	GND
16	AD21	AD20	GND	AD19
17	+3.3V	AD23	AD22	+3.3V
18	IDSEL0	GND	IDSEL1	IDSEL2
19	AD24	C/BE3	VI/O	IDSEL3
20	GND	AD26	AD25	GND
21	AD29	+5V	AD28	AD27
22	+5V	AD30	GND	AD31
23	REQ0	GND	REQ1	VI/O
24	GND	REQ2	+5V	GNT0
25	GNT1	VI/O	GNT2	GND
26	+5V	CLK0	GND	CLK1
27	CLK2	+5V	CLK3	GND
28	GND	INTD	+5V	RST
29	NC	INTA	INTB	INTC
30	NC	REQ3	GNT3	GND

表 2-33. PC104 Plus 接口 (PCI1)

注：B1 默认信号为：SERIRQ；VI/O 为+3.3V

2.1.33 PC/104 总线接口（PC104）

ITX3010 可在板扩展 PC/104 总线，表 2-34 列出其接口定义。

引脚	D	C
0	GND	GND
1	/MEMCS16	.SBHE
2	/IOCS16	LA23
3	IRQ10	LA22
4	IRQ11	LA21
5	IRO12	LA20
6	IRQ15	LA19
7	IRQ14	LA18
8	/DACK0	LA17
9	DRQ0	/MEMR
10	/DACK5	/MEMW
11	DRQ5	SD8
12	-DACK6	SD9
13	DRQ6	SD10
14	/DACK7	SD11
15	DRQ7	SD12
16	+5Vlt	SD13
17	/MASTER	SD14
18	GND	SD15
19	GND	GND

引脚	A	B
1	/IOCHCK	GND
2	SD7	RSTDRV
3	SD6	+5Vlt
4	SD5	IRQ9
5	SD4	-
6	SD3	DRQ2
7	SD2	-
8	SD1	/ZEROWS
9	SD0	+12Vlt
10	IOCHRDY	KEY
11	/AEN	SMEMW
12	SA19	SMEMR
13	SA18	IOW
14	SA17	IOR
15	SA16	/DACK3
16	SA15	DRQ3
17	SA14	/DACK1
18	SA13	DRQ1
19	SA12	/REFRESH
20	SA11	SYSCLK
21	SA10	IRQ7
22	SA9	IRQ6
23	SA8	IRQ5
24	SA7	IRQ4
25	SA6	IRQ3
26	SA5	/DACK2
27	SA4	TC
28	SA3	BALE
29	SA2	+5Vlt
30	SA1	OSC
31	SA0	GND
32	GND	GND

表 2-34. PC104 接口（PC104）

2.1.34 mSATA 接口(X8)

ITX3010 可在板扩展 mSATA SSD 存储，表 2-35 列出其接口定义。

引脚	信号名称	引脚	信号名称
51	NC	52	+3.3V
49	NC	50	GND
47	NC	48	NC
45	NC	46	NC
43	GND	44	NC
41	+3.3V	42	NC
39	+3.3V	40	GND
37	GND	38	NC
35	GND	36	NC
33	RX+	34	GND
31	RX-	32	NC
29	GND	30	NC
27	GND	28	NC
25	TX-	26	GND
23	TX+	24	+3.3V
21	GND	22	NC
19	NC	20	NC
17	NC	18	GND
Key			
15	GND	16	NC
13	NC	14	NC
11	NC	12	NC
9	GND	10	NC
7	NC	8	NC
5	NC	6	NC
3	NC	4	GND
1	NC	2	+3.3V

表 2-35. mSATA 接口 (X8)

2.2 跳线功能

跳线	功能	默认设置	描述
JP1	Clear CMOS	1/2	1/2: Normal (Default) 2/3: Clear CMOS
JP2	LCD 电压选择 (LVDS 接口)	1/2	1/2: +5V 2/3: +3.3V (Default)
JP5	COM2 工作方式选择	1/2	详见表 2-33
JP6	COM3 工作方式选择	1/2	详见表 2-33
J34	IDE 指示灯	1/2	1/2: IDE 指示灯有效

表 2-36. 跳线功能

串口	功能	默认	JP5 (COM2) /JP6 (COM3)				
			1/2	3/4	5/6	7/8	9/10
COM2 (J5) / COM3 (J41)	RS232	1/2	ON	OFF	OFF	无关	
	RS485		OFF	ON	OFF		
	RS422		OFF	OFF	ON		
	RS485 终端匹配电阻		无关			ON	OFF
	RS422 终端匹配电阻					ON	ON

表 2-37. 串口工作方式及匹配电阻跳线选择

注：JP5 为 COM2（J5）工作方式及终端匹配电阻跳线选择连接器；JP6 为 COM3（定义在 J41）工作方式及终端匹配电阻跳线选择连接器

2.3 安装

ITX3010 可提供 PC104 和 PC104 Plus 总线扩展。

ITX3010 出厂时已设定好跳线，客户不得自行改动跳线设置。跳线不正确可能会导致系统不稳定或系统挂起。

ITX3010 采用无风扇设计，指状被动散热器保证良好散热。视不同的 CPU 主频保证适当的空气流动，若用于密闭狭小空间应加以适当的导热装置。

注意：

- （A）板卡必须在断电以后才可以进行插拔。
 - （B）板卡中的外部接口（如 DB9、DB15、PS/2、RJ45 等）多是通过插座针脚的焊锡固定在板卡上的，因此对这些外部接口进行插拔操作时，请务必轻插轻拔，不可过度用力，不当用力容易使焊点焊锡松动，造成接口接触不良。
- 建议对单个板卡的外部接口进行操作时，可适当用一只手协助固定接口（如用手按住图 2-7 中 A 所示位置），另一只手对接口外部连接器进行插拔。

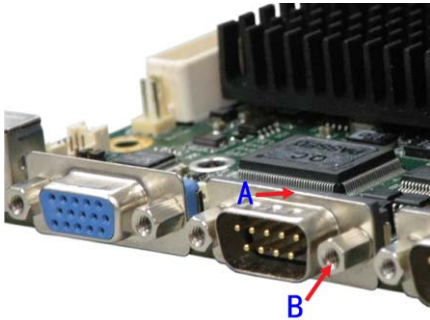


图 2-7. 外部接口插拔

注：为了保证信号连接的可靠性，DB 头插座对应的接插件两侧带有紧固螺丝，因此，在拆除 DB 头插座对应的连接器时，请确保连接器上的螺丝已与插座的螺柱（如图 2-7 中的位置 B）脱离！

（C）ITX3010 模块的多功能接口、Digital I/O 接口采用 2.0mm 防反插锁紧连接器，插

入配套电缆后连接非常紧固，不当用力会导致连接器损坏。

下图为这种接口配线的安装、拆卸示意图：

1. 主板上采用带有榫眼的连接器：

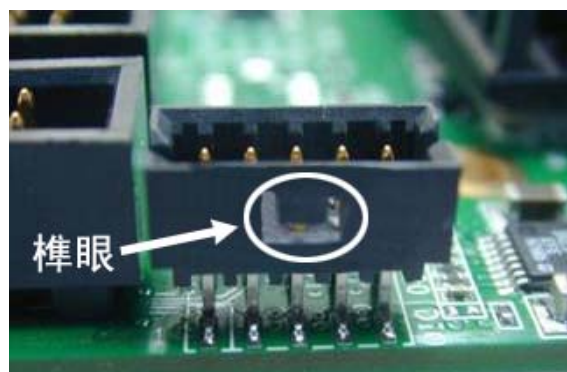


图 2-8. 带有榫眼的连接器

2. 配线采用带有相应榫头的连接器；

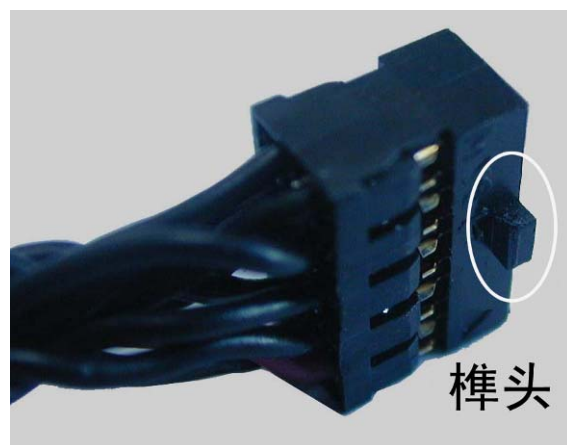


图 2-9. 带有榫头的连接器

3. 按图中箭头所示方向插入：

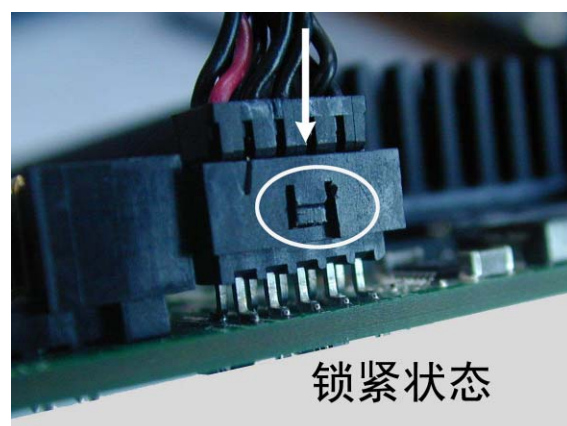


图 2-10. 榫头与榫眼的配合

4. 如果必须要拆除配线，请采用合适的工具(如尖头的镊子等)，按下图所示方法拆卸(即将榫眼部位弹片撬起，再将配线向上拉出)：

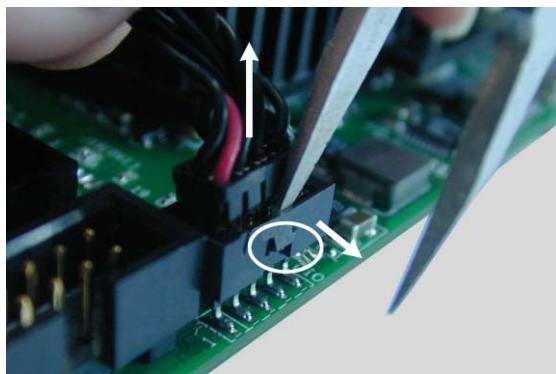


图 2-11. 从榫眼中拆除榫头

注：非必要情况下，请勿拆除配线。拆卸过程中需控制力度防止将插座撬坏。

硬盘线的安装与拆除与此类似，同样使用了防反插的连接器。安装时榫头对准榫眼的方向插入即可，如图 2-12 为榫头与榫眼锁紧状态。拆除时，将线缆接头压向接口插座没有榫眼的一方，使榫头呈脱离榫眼的趋势。



图 2-12. 榫头与榫眼锁紧

然后左右晃动线缆接头，使榫头和榫眼完全脱离，如图 2-13 所示左侧榫头与榫眼呈脱离状态：

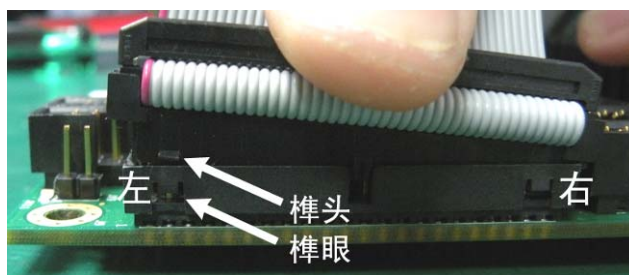


图 2-13. 左侧榫头与榫眼分离

继续晃动线缆接头，使右侧榫头离开榫眼，如图 2-14 所示，此时可轻松拔出硬盘线。

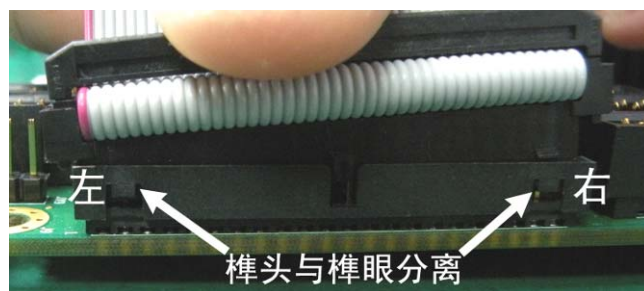


图 2-14. 左右两侧榫头与榫眼均分离

第三章 软件设置

3.1 BIOS Setup

系统 BIOS 设置中包含 Main、Advanced、Chipset、Boot、Security、Save & Exit 配置，本节将针对各配置进行详细说明。

3.1.1 Main

- **BIOS Vendor**

BIOS 厂商名称：SBS。

- **Core Version**

内核版本：4.6.4.1

- **Compliance**

遵从的规范：UEFI 2.1

- **Project Version**

项目版本号。

- **Build Date and Time**

生成 BIOS 时的日期和时间。

- **System Language**

BIOS 系统使用的语言，当前只能是英文。

- **System Date**

设置 CMOS 时钟日期（月份 日期 年份），注意星期数是根据日期自动变化。

- **System Time**

设置 CMOS 时钟时间（小时：分钟：秒钟）。

- **Access Level**

有 Administrator 和 User 两种，如果拥有超级用户身份（凭密码决定），则显示的是 Administrator，此时 SETUP 中所有可能的选项都可以设置。如果拥有普通用户（凭密码决定），则显示的是 User，此时 SETUP 中的一些关键选项的设置是不能更改的。

3.1.2 Advanced

- **Launch PXE OpROM**

设置是否使用传统网络启动模块从网络启动，这里提到的传统，是相对于 EFI 而言的（即：非 EFI 网络启动模块就是传统启动模块）。Disabled：不允许使用传统网络启动模块从网络启动。Enabled：条件具备时（如设备启动顺序的设置等等），使用传统网络启动模块从网络启动。

- **Launch Storage OpROM**

设置是否使用存贮设备的传统 BIOS 扩展模块挂载存贮设备(如 SATA 的传统 BIOS 扩展模块), Disabled: 不允许使用存贮设备的传统 BIOS 扩展模块挂载存贮设备。Enabled: 允许使用该种模块挂载存贮设备。

- **PCI Subsystem Settings (PCI 子系统设置)**

- **PCI Bus Driver Version**

PCI 总线驱动的版本: 2.04.00

- **PCI ROM Priority**

如果设备有两种 ROM 扩展代码, 优先执行哪种 ROM 代码。EFI Compatible ROM: 以 EFI 兼容的 ROM 优先。Legacy ROM: 以传统 ROM 优先。

- **PCI Latency Timer**

此项控制每个 PCI 设备可以掌控总线多长时间, 直到被另一个接管。当设置为较高的值时, 每个 PCI 设备可以有更长的时间处理数据传输 (这期间其他设备就不能使用 PCI 总线), 如此可以增加有效的 PCI 带宽。可选的设置值范围是从 32 到 248, 以 32 个 PCI 总线周期为单位递增, 设置为 32 PCI Bus Clocks 时, 系统各设备响应速度最快。

- **PCI/VGA Palette Snoop**

一些特殊的显卡、MPEG 解码设备, 需要检测标准 VGA 显卡的颜色寄存器, 就需把此项设置为 Enabled, 否则不能正常工作。Enabled 极少会使用到, 一般设置为 Disabled。

- **PERR# Generation**

Disabled: 不允许 PCI 设备产生 PERR# 信号。Enabled: 允许产生。

- **SERR# Generation**

Disabled: 不允许 PCI 设备产生 SERR# 信号。Enabled: 允许产生。

- **PCIE Settings (PCIE 设置)**

1. **Relaxed Ordering**

灵活顺序 (Relaxed Ordering) 允许某些 Transactions 违反 PCI 总线的严格顺序规则 (strict-ordering rules), 就是后入队的 Transaction 可能比先入队的 Transaction 提前完成。Enabled: 使能这种特性, 可以提高性能。Disabled: 禁止这种特性, 可以避免问题。

2. **Extended Tag**

Enabled: 允许使用 8 位标签 (8-Bit Tag) 提起请求。Disabled: 不允许。

3. **No Snoop**

Enabled: 允许 PCIE 设备的 No Snoop 特性。Disabled: 禁止。

4. Maximum Payload

最大有效载荷，Auto：BIOS 自动选择。其他：设置为具体值。

5. Maximum Read Request

PCIE 设备每次传输最多可传输多少字节，Auto：BIOS 自动选择。其他：设置为具体值。

6. ASPM Support

Active State Power Management (ASPM)电源管理选项，Disabled：不使用此节电功能。Auto：BIOS 自动配置是否使用此节电功能。Force L0S：当 PCIE 链路空闲时，把它置为 L0S 状态，以达到节电的目的。注意：此项缺省设置为 Disabled，其它选项可能导致 PCIE 设备不工作。

7. Extended Synch

是否允许 PCIE 链路的扩展同步模式 (Extended Synchronization Patterns)。

8. Link Training Retry

此项设置当 PCIE 链路失败时，重新协商建立链路的重试次数。

9. Link Training Timeout

此项设置当 PCIE 链路失败时，重新协商建立链路的时限，单位为微秒。

10. Unpopulated Links

未被使用的活动链路，是否关闭，Keep Link ON：不关闭，保持活动。Disabled：关闭未被使用的活动链路。

➤ PCIE GEN 2 Settings (PCIE GEN 2 设置)

1. Completion Timeout

如果 PCIE 设备允许配置 Completion Timeout，这项用来选择写入的值，Default：50 微秒到 50 毫秒。Shorter：使用短时限。Longer：使用长时限。Disabled：BIOS 不配置此时限。

2. ARI Forwarding

如果 PCIE 设备支持且此项设置为 Enabled，则允许访问该端口后面的 ARI 设备的扩展功能。Disabled：不允许访问。

3. AtomicOp Requester

如果 PCIE 设备支持且此项设置为 Enabled，则只有当 Bus Master Enable 位存在于 Command Register Set 中时，才能使用 AtomicOp 请求。

4. AtomicOp Egress

如果 PCIE 设备支持且此项设置为 Disabled，则经由 Egress Ports 的 Outbound AtomicOp 请求被阻止。

5. IDO Request

如果 PCIE 设备支持且此项设置为 Enabled, 则允许设置提起请求的 ID-Based Ordering (IDO) 位。

6. IDO Completion

如果 PCIE 设备支持且此项设置为 Enabled, 则允许设置完成状态的 ID-Based Ordering (IDO) 位。

7. LTR Mechanism

设置是否使能 Latency Tolerance Reporting (LTR) 机制。

8. End-End TLP Prefix

如果 PCIE 设备支持且此项设置为 Disabled, 则阻止含有 End-End TLP 前缀的 TLPs 向前传递。

9. Target Link Speed

Auto: 使用硬件设置链路速率。Force to 2.5 GT/s 使用 2.5 GT/s。

10. Selectable Deemphasis

当链路工作在 5.0 GT/s 时, 这个选项控制链路的 Transmit Deemphasis, 不是工作在 5.0 GT/s 时, 这个设置无效。

11. Clock Power Mgmt

Enabled: 允许使用 CLKREQ# 信号进行时钟电源管理 (Clock Power Management)。Disabled: 不允许。

12. Compliance SOS

Enabled: 当发送 Compliance Pattern 或 Modified Compliance Pattern 时, 强制 LTSSM (Link Training and Status State Machine) 在序列之间发送 SOS (SKP Ordered Sets)

13. HW Autonomous Width

Enabled: 禁止硬件改变链路宽度 (Link Width), 除非为了纠正不稳定的链路而把宽度改小。Disabled: 不禁止。

14. HW Autonomous Speed

Enabled: 禁止硬件改变链路速率 (Link Speed), 除非为了纠正不稳定的链路而把速率降低。Disabled: 不禁止。

● ACPI Settings

➤ ACPI Auto Config

ACPI 选项是否使用 BIOS 进行自动配置。

➤ Enable Hibernation

是否允许系统进入 Hibernation (OS/S4) 休眠状态, 对于有些操作系统,

此项设置可能不起作用。

➤ **ACPI Sleep State**

选择当休眠按钮（Suspend button）按下时，系统进入的休眠状态，
Suspend Disabled：不进入休眠。S1（CPU Stop Clock）：进入 S1 休眠状态，
此状态会关闭 CPU 时钟。S3（Suspend to RAM），把系统当前状态保存到内存
中，只保持内存正常工作，达到较好的节电目的。

➤ **Lock Legacy Resources**

Enabled：禁止操作系统对 SuperIO 设备占用的资源进行重新分配。
Disabled：允许。

● **CPU Configuration**

➤ **Processor Type**

处理器型号。

➤ **EMT64**

是否支持 Intel EMT64 技术。

➤ **Processor Speed**

处理器时钟频率。

➤ **System Bus Speed**

前端总线（FSB）时钟频率。

➤ **Ratio Status**

倍频状态。

➤ **Actual Ratio**

实际倍频。

➤ **Processor Stepping**

处理器版本。

➤ **Microcode Revision**

处理器微代码修订，版本号

➤ **L1 Cache RAM**

一级缓存的大小。

➤ **L2 Cache RAM**

二级缓存的大小。

➤ **Processor Core**

处理器是单核、双核或多核。

➤ **Hyper-Threading**

显示是否有能力支持 Intel 超线程技术。

➤ **Intel SpeedStep**

Intel SpeedStep 技术。Enabled: 可以让处理器在 2 种工作模式之间随意地切换, 即通电状态时的最高性能模式 (Maximum Performance Mode) 和电池状态时的电池优化模式 (Battery Optimized Mode)。

➤ **Hyper-Threading**

Enabled: 允许使用超线程技术。Disabled: 禁止使用超线程技术。

➤ **Execute Disable Bit**

这是一种安全技术, 一般选择 Enabled, 当选择 Enabled 后, 在操作系统的配合下, 可以把内存分成若干区域, 某些区域禁止运行代码, 达到防范恶意代码的目的。

➤ **Limit CPUID Maximum**

Enabled: 限制执行 CPUID 指令返回数值大于 3。因为返回数值大于 3 可能会造成某些操作系统误动作。默认值是 Disabled。

➤ **C-States**

Disabled: 禁止处理器进入 C2 及以上的休眠模式。Enabled: 允许。

➤ **Enhanced C1**

Enabled: 允许增强的 C1 休眠模式。Disabled: 禁止。

➤ **Enhanced C2**

Enabled: 允许增强的 C2 休眠模式。Disabled: 禁止。

➤ **Enhanced C3**

Enabled: 允许增强的 C3 休眠模式。Disabled: 禁止。

➤ **Enhanced C4**

Enabled: 允许增强的 C4 休眠模式。Disabled: 禁止。

➤ **Deep C4**

Enabled: 允许深度 C4 休眠模式。Disabled: 禁止。

● **IDE Configuration**

➤ **PATA Master**

检测到的 PATA 主硬盘型号。

➤ **PATA Slave**

检测到的 PATA 从硬盘型号。

➤ **SATA Port0**

检测到的 SATA 端口 0 硬盘型号。

➤ **SATA Port1**

检测到的 SATA 端口 1 硬盘型号。

➤ **SATA Port2**

检测到的 SATA 端口 2 硬盘型号。

➤ **SATA Port3**

检测到的 SATA 端口 3 硬盘型号。

➤ **ATA/IDE Configuration**

Disabled: 关闭 SATA 和 PATA 接口。Compatible: 兼容模式, 此时 SATA/PATA 占用资源与传统 PATA 相同, 仍占用 170h-177h、1F0h-1F7h 端口, 占用 IRQ14、15 中断。Enhanced: 增强模式, 此时 PATA 占用传统资源 1F0h-1F7h 端口、IRQ14, SATA 不占用传统资源 (170h-177h、1F0h-1F7h 端口, IRQ14、15), 增强模式能很好地发挥 SATA 盘的性能优势。

➤ **Legacy IDE Channels**

当 ATA/IDE Configuration 选择为 Compatible 时, 这个选项才会出现。SATA Only: 关闭 PATA 接口, SATA 不分主从盘, 所以如果接了两个 SATA 盘, 则一个占用 1F0h 通道, 一个占用 170h 通道。SATA Pri, PATA Sec: 选择此项时需要把 SATA 接到 Port0 上、把 PATA 盘选择成 Master 才能达到期望的效果, 否则就会找不到盘, 此时 SATA 占 1F0h 通道, PATA 占 170h 通道。PATA Only: 关闭 SATA 接口, 最多可识别 1F0h 通道上的主从两个 PATA 盘。

➤ **Configure SATA As**

IDE: 把 SATA 配置成 IDE 模式, 此种模式软件操作与 PATA 类似 (但端口和中断等资源不同), 有较好的兼容性, 有些操作系统由于没有带合适的 SATA 驱动, 选择这种模式可以成功安装。AHCI: 此种模式最能发挥 SATA 盘的性能优势, 但有些操作系统由于没有带合适的 SATA 驱动, 选择这种模式不能成功安装。

➤ **HDD Acoustic Pwr Mgmt**

硬盘声学模式电源管理 (HDD Acoustic Power Management), Disabled: 禁止, 这样性能较高, 硬盘噪音较大。Enabled: 允许, 这样性能降低, 硬盘噪音小。

➤ **DiPM**

Enabled: 允许使用 SATA 设备自动电源管理 (Device initiated Power Management)。Disabled: 禁止。

● **Integrated Video Settings (集成显卡设置)**

➤ **DVMT Mode Select**

动态分配共享显存技术 (Dynamic Video Memory Technology) 模式选择,

需要操作系统和显示驱动配合支持才能正常工作，Fixed Mode：当操作系统或显示驱动使用 DVMT 技术时，只能额外分配固定大小（由 DVMT/FIXED Memory 选项指定）的系统内存作为显存。DVMT Mode：当操作系统或显示驱动使用 DVMT 技术时，根据显示分辨率的大小，分配所需大小的系统内存作为显存，最大分配不能超过 DVMT/FIXED Memory 选项指定的大小。

➤ **DVMT/FIXED Memory**

DVMT 技术可以使用的内存大小。

➤ **IGD – Boot Type**

CRT：BIOS 关闭 LVDS 接口，只使用 VGA 接口显示。LFP：BIOS 关闭 VGA 接口，只使用 LVDS 接口显示。CRT+LFP：BIOS 使用 VGA 和 LVDS 同时显示。

➤ **LCD Panel Type**

选择 LVDS 屏的分辨率，注意 N455 只支持单通道 18 位色的屏，所以没有这方面的选项。

➤ **Spread Spectrum**

设置频展功能。当时钟发生器工作时，脉冲的峰值会产生电磁干扰 (EMI)。频展功能可以降低脉冲发生器所产生的电磁干扰。在没有遇到电磁干扰问题时，此项应设为 Disabled，这样可以优化系统性能和稳定性。Disabled：禁止 LVDS 显示的频展功能。Hardware：由自动控制。Software：由 BIOS 自动设置。

● **USB Configuration**

➤ **Usb Devices**

显示检测到的 USB 设备数。

➤ **Mass Storage Devices**

列出检测到的 USB 存储设备，及其工作模式（工作模式可以更改）。Auto：根据 USB 上存储的数据格式，决定其设备类型。Floppy：认成是软盘格式。Forced FDD：强制硬盘格式的 USB 盘认成是软盘。Hard Disk：硬盘格式。CDROM：认成是光驱。

➤ **Legacy USB Support**

设置传统 BIOS 是否支持 USB 键盘鼠标。

➤ **EHCI Hand-off**

这个选项是为一些操作系统不支持 EHCI Hand-off 功能而设置的。

➤ **USB Transfer Timeout**

USB 传输超时时限，单位：秒。

➤ **Device Reset Timeout**

USB 存储设备复位超时时限，单位：秒。

➤ **Device Power Up Delay**

在该时限内，USB 设备必须给宿主控制器（Host Controller）正确的上报，否则认为该 USB 设备失败。

➤ **Power Up Delay Value**

手动为 Device Power Up Delay 设置一个值。

● **Hardware Monitor**

此项目下是系统温度，电压等。

● **Super IO Configuration**

➤ **Floppy Controller Configuration**

1. **Floppy Controller**

Disabled: 关闭软驱。Enabled: 使能。

2. **Device Settings**

软驱当前分配到的资源，IO 端口、IRQ 中断号、DMA 通道等，如果出现 Reset Required，表明没有分配到资源。

3. **Change Settings**

可以选择期望的资源配置，Auto: 由 BIOS 自动分配。

4. **Device Mode**

Read Write: 读写模式，可对软盘进行读写。Write Protect: 对软盘写保护，只能读软盘。

➤ **Serial Port 0 Configuration**

➤ **Serial Port 1 Configuration**

1. **Serial Port**

Disabled: 关闭串口。Enabled: 使能。

2. **Device Settings**

串口当前分配到的资源，IO 端口、IRQ 中断号等，如果出现 Reset Required，表明没有分配到资源。

3. **Change Settings**

可以选择期望的资源配置，Auto: 由 BIOS 自动分配。有的选择项的 IRQ 有很多，表明由 BIOS 根据 IRQ 的占用情况和优先顺序自动分配 IRQ。

4. **Device Mode**

红外线传输模式选择，如果作为普通串口使用，请设置为 Standard Serial Port Mode。若选择 IrDA 1.0 (HP SIR) Mode，则是一种标准红外传输模式，最高速率可达 115200 比特/秒。若设置为 ASKIR Mode，则是

一种扩展的红外传输模式,最高速率可达 4M 比特/秒。若选择 Smart Card Reader, 则是读卡器模式, Smart Card 一般用作身份验证等方面。

➤ **Parallel Port Configuration**

1. **Parallel Port**

Disabled: 关闭并口。Enabled: 使能。

2. **Device Settings**

并口当前分配到的资源, IO 端口、IRQ 中断号、DMA 通道等, 如果出现 Reset Required, 表明没有分配到资源。

3. **Change Settings**

可以选择期望的资源配置, Auto: 由 BIOS 自动分配。有的选择项的 IRQ 有很多, 表明由 BIOS 根据 IRQ 的占用情况和优先顺序自动分配 IRQ。并口可以选择不使用 IRQ。

4. **Device Mode**

并行口工作模式设置, 可选择的项目是: STD Printer Mode、EPP Mode、ECP Mode、ECP and EPP Mode, 缺省值为 STD Printer Mode。STD Printer Mode 模式与其它并口设备的兼容性最好, 但是速度也最慢。EPP Mode 模式为增强并行口; ECP Mode 模式最强, ECP and EPP Mode 同时支持 ECP Mode 和 EPP Mode; 详细信息请查阅相关文档。

● **ISA Dedicated IRQs**

这里的选项可以设置某些中断保留给 ISA 专用, Disabled: 非 ISA 专用。Enabled: ISA 独占此中断。

3.1.3 Chipset

● **Host Bridge Configuration**

➤ **Memory Frequency & Timing**

内存的频率和时序, 这里的设置不开放, 固定设置为自动。

➤ **Onchip VGA Configuration**

1. **Shared Memory Size**

设置从系统内存中分配多少作为显存, 这部分显存是固定的, 与 DVMT 技术无关。如果操作系统和显示驱动不支持 DVMT 技术, 则这就是显存的全部。

2. **Multi-Monitor Support**

多显卡支持, Disabled: 如果存在外部显示, 且优先使用外部显示, 则关闭集成显示。Enabled: 允许外部显示和集成显示并存。

3. **MMIO Size**

保留多少内存空间作为 MMIO (Memory Mapped IO), Auto: BIOS 自动设置。1GB: 保留 0C000000h-0FFFFFFFh 位置的 1GB 空间作为 MMIO。2GB: 保留 80000000h-0FFFFFFFh 位置的 2GB 空间作为 MMIO。

4. Initiate Graphics

BIOS 启动时, 使用哪种显示, IGD: 使用集成显示。PCI/IGD: 优先使用 PCI 显卡, 其次使用集成显示。PCI/PEG: 优先使用 PCI 显卡, 其次使用 PCIE 显卡。PEG/IGE 优先使用 PCIE 显卡, 其次使用集成显示。PEG/PCI: PEG/IGE 优先使用 PCIE 显卡, 其次使用 PCI 显卡。

5. Memory Frequency

显示当前使用的内存时钟频率。

6. Total Memory

显示总的内存大小。

7. DIMM0

显示相应内存插槽上的内存容量。

8. DIMM1

显示相应内存插槽上的内存容量。

● South Bridge Configuration

➤ HD Audio Controller

高保真音频控制器 (High Definition Audio Controller), Enabled: 使能。Disabled: 禁止。

➤ USB Function

选择使能多少个 USB 接口。

➤ USB 2.0(EHCI) Support

使能或禁止支持 USB 2.0。如果禁止了, 则只能支持 USB 1.1 及以下的版本。

➤ SMBus Controller

Enabled: 使能 SMBus 控制器。Disabled: 禁止。

➤ GbE Controller

使能或禁止片内网卡。

➤ PCIE Port x

使能或禁止 PCIE Port x, Auto: BIOS 自动设置。Enabled: 使能该 PCIE 端口。Disabled: 禁止该 PCIE 端口。

➤ Port x IOxAPIC

使能或禁止该 PCIE 端口的 IO APIC 中断。

- **PCIE Priority Port**
选择高优先级的 PCIE 端口, Disabled: 没有优先级之分。
- **High Precision Timer**
使能或禁止高精度定时器。
- **SLP_S4# Width**
SLP_S4# 信号最小宽度。
- **Restore AC Power Loss**
设置断电后, 当电源回复时, 系统状态选择。当设置为 Power Off 时, 需按电源按钮才能开机。当选择为 Power On 时, 当电源回复时, 无需按按钮, 立即开机, 此项需根据情况小心使用。设置为 Last State 时, 电源回复时恢复系统断电前的状态, 可能会出现一上电不用按电源按钮就自动开机的情况。

3.1.4 Boot

- **Setup Prompt Timeout**

出现进 SETUP 提示后, 等待多少秒, 以方便按键进 SETUP, 最大值 65535 表示无限等待。

- **Bootup Numlock State**

进操作系统之前, 把 Numlock 设置为 On 或 Off 状态。

- **Quiet Boot**

Enabled: BIOS 启动时不输出启动过程的信息, 显示 LOGO。Disabled: 输出启动过程的信息。

- **Fast Boot**

快速启动, Enabled: 只初始化启动时需要的一些设备, 来加快启动速度。Disabled: 常规方式启动。

- **GateA20 Active**

GateA20 线激活, Upon Request: 只在软件发出请求时激活。Always: 始终激活。

- **Option ROM Messages**

Force BIOS: 允许传统 BIOS 扩展代码输出显示信息。Keep Current: 不允许传统 BIOS 扩展代码输出显示信息, 保持显示不变, 这个选项在全屏幕显示 LOGO 时, 可能用到。

- **INT19 Trap Response**

Immediate: 立即执行传统 Option ROM 设置的 INT19 陷阱 (Trap)。Postponed: 在传统方式启动时再执行传统 Option ROM 设置的 INT19 陷阱。

- **CSM Support**

Disabled: 不支持传统 BIOS, 只支持 EFI。Enabled: 支持传统 BIOS。Auto: 基于选定的操作系统, 决定是否提供传统 BIOS 服务。

- **Boot Option Priority**

设置启动优先级顺序。

3.1.5 Security

- **Administrator Password (超级用户密码)**

- **User Password (普通用户密码)**

当设置了超级用户密码时，如果进 SETUP，则需要输入密码。当设置了普通用户密码时，则开机时需要输入密码，如果只设置了普通用户密码或与超级用户密码相同，则进入 SETUP 后具有超级用户的权限。

3.1.6 Save & Exit

- **Save Changes & Exit**

保存修改，并退出 SETUP。

- **Discard Changes & Exit**

丢弃修改，并退出 SETUP。

- **Save Changes & Reset**

保存修改，并复位系统。

- **Discard Changes & Reset**

丢弃修改，并复位系统。

- **Save Changes**

保存修改。

- **Discard Changes**

丢弃修改。

- **Restore Defaults**

恢复厂商默认设置。

- **Save as User Defaults**

把当前设置保存为用户默认设置。

- **Restore User Defaults**

恢复用户默认设置。

- **Boot Override**

临时改变启动顺序，从临时选定的设备启动。

3.3 GPIO

SuperIO 上的 GPIO 是一种简单的 IO，使用时需先初始化其基地址，设置 24 条 GPIO

线中哪些是作输出，哪些作输入，作输出的线，CPU 可控制或读入其电平的高低，作输入的线，CPU 可读取其电平的高低。下面是一个 DOS 下 BorlandC3.1 的 GPIO 例子。

```
#include<dos.h>
void main(void)
{
    //InOrOut 控制三个 GPIO 端口(每个端口 8 条线，最高 8 位控制 SET1，中间 8 位
    控 //制 SET3，低 8 位控制 SET2)是输入还是输出，
    //0-输入，1-输出。这里 SET1、SET3 和 SET2 的低 4 位作输出。
    unsigned long InOrOut=0x0F0F0F;
    //Value 为写向三个 GPIO 端口的数值，最高 8 位写向 SET1，中间 8 位写向 SET3，
    //低 8 位写向 SET2，只对输出线有作用。
    unsigned long Value=0xFFFFFFFF;
    unsigned int GpioBase=0xA00;//GPIO 基地址，这个地址是固定的，不能变动。
    unsigned char temp;

    disable();
    outportb(0x2e,0x87);
    outportb(0x2e,0x01);
    outportb(0x2e,0x55);
    outportb(0x2e,0x55);
    outportb(0x2e,0x07);
    outportb(0x2f,0x07);
    outportb(0x2e,0xc9); //gpio set 2
    outportb(0x2f,(char)InOrOut); //Bitmap, 0-In, 1-Out
    outportb(0x2e,0xca); //gpio set 3
    outportb(0x2f,(char)(InOrOut>>8)); //Bitmap, 0-In, 1-Out
    outportb(0x2e,0xc8); //gpio set 1
    outportb(0x2f,(char)(InOrOut>>16)); //Bitmap, 0-In, 1-Out
    outportb(0x2e,0x62);
    outportb(0x2f,(char)(GpioBase>>8));
    outportb(0x2e,0x63);
    outportb(0x2f,(char)GpioBase);
    outportb(0x2e,0x02);
    outportb(0x2f,0x02);
    outportb(GpioBase+1,0xff);
    outportb(GpioBase+2,0xff);
    outportb(GpioBase,0xff);
    outportb(0x2e,0x87);
    outportb(0x2e,0x01);
    outportb(0x2e,0x55);
    outportb(0x2e,0x55);
    outportb(0x2e,0x07);
    outportb(0x2f,0x07);
```

```

outportb(0x2e, 0xb9); //GPIO SET2 上拉控制
outportb(0x2f, 0xff); //控制 SET2 的 8 条 GPIO 线的上拉, 0-不上拉, 1-上拉。
                        //这里表示所有 SET2 的 GPIO 线内部都接上拉
outportb(0x2e, 0xba); //GPIO SET3 上拉控制
outportb(0x2f, 0xff); //控制 SET3 的 8 条 GPIO 线的上拉, 0-不上拉, 1-上拉。
                        //这里表示所有 SET2 的 GPIO 线内部都接上拉
outportb(0x2e, 0xb8); //GPIO SET1 上拉控制
outportb(0x2f, 0xff); //控制 SET1 的 8 条 GPIO 线的上拉, 0-不上拉, 1-上拉。
                        //这里表示所有 SET2 的 GPIO 线内部都接上拉

outportb(0x2e, 0xc1); //gpio set 2
outportb(0x2f, 0xff); //all simple-I0
outportb(0x2e, 0xc2); //gpio set 3
outportb(0x2f, 0xff); //all simple-I0
outportb(0x2e, 0xc0); //gpio set 1
outportb(0x2f, 0xff); //all simple-I0
outportb(0x2e, 0x26); //gpio set 2
outportb(0x2f, 0xff); //multi-function=gpio
outportb(0x2e, 0x27); //gpio set 3
outportb(0x2f, 0xff); //multi-function=gpio
outportb(0x2e, 0x25); //gpio set 1
outportb(0x2f, 0xff); //multi-function=gpio
outportb(0x2e, 0x2a);
temp=inportb(0x2f);
outportb(0x2e, 0x2a);
outportb(0x2f, (temp|0x3f));
outportb(0x2e, 0x2c);
temp=inportb(0x2f);
outportb(0x2e, 0x2c);
outportb(0x2f, (temp&0xe7));
outportb(0x2e, 0x02);
outportb(0x2f, 0x02);
enable();
//以上是初始化代码, 只执行一次就可以了。

```

//下面是 GPIO 读写, 可重复执行。

```

Value&=InOrOut;
outportb(GpioBase+1, (char)Value); //写出数据到 GPIO SET2 的输出线
outportb(GpioBase+2, (char)(Value>>8)); //写出数据到 GPIO SET3 的输出线
outportb(GpioBase, (char)(Value>>16)); //写出数据到 GPIO SET1 的输出线
Value=(unsigned long)inportb(GpioBase); //从 GPIO SET1 的输入线和输出线
                                         //读入数据

Value<<=8;
Value|=(unsigned long)inportb(GpioBase+2); //从 GPIO SET3 的输入线和输出
                                         //线读入数据

```

```
Value<<=8;
Value|=(unsigned int)inportb(GpioBase+1); //从 GPIO SET2 的输入线和输出
//线读入数据
}
```

3.4 Wathchdog

看门狗在 Super I/O 中实现，定时范围可设置为 1-255，时限单位可以是秒，也可以是分钟，看门狗定时器一旦被激活即开始从设定的时间倒计时，当计数到 0 时，引起系统复位。当看门狗定时器被激活后，为了不致系统复位，应用程序必须在前面设定的时限内读 0xA07 端口 (这个端口的地址是固定的)。每次读这个端口时，实际上引起看门狗定时器重新加载为设定的初始值。相邻两次读该端口的时间间隔如果都小于设定的时限，系统是不会复位的。下面是一个 DOS 下 BorlandC3.1 编写的看门狗例子。

```
#include<bios.h>
#include<dos.h>

void main(void)
{
    //时限：1-255。单位可以是秒，也可以是分钟，由后面的配置决定
    unsigned int TimeCount=4; //时限设为 4 个时间单位

    //Enable watchdog
    disable();
    outportb(0x2e, 0x87);
    outportb(0x2e, 0x01);
    outportb(0x2e, 0x55);
    outportb(0x2e, 0x55);
    outportb(0x2e, 0x07);
    outportb(0x2f, 0x09);
    outportb(0x2e, 0x60);
    outportb(0x2f, 0x0a); //IO 端口=0a07h，请不要变动这个值，
    outportb(0x2e, 0x61); //配置完成后，按字节读该端口，
    outportb(0x2f, 0x07); //引起看门狗时限重新加载(即喂狗)。
    outportb(0x2e, 0x30);
    outportb(0x2f, 0x01);
    outportb(0x2e, 0x07);
    outportb(0x2f, 0x07);
    outportb(0x2e, 0x72);
    outportb(0x2f, 0x00);
    outportb(0x2e, 0x71);
    outportb(0x2f, 0x00);
    outportb(0x2e, 0x73);
    outportb(0x2f, (char) (TimeCount&0xff));
    outportb(0x2e, 0x74);
    outportb(0x2f, (char) ((TimeCount&0xff00)>>8));
```



```
outportb(0x2e, 0x72);
outportb(0x2f, 0xd0); //此处 0xd0 表示时间单位为秒, 若是分钟, 则为 0x50。
outportb(0x2e, 0x71);
outportb(0x2f, 0x10);
outportb(0x2e, 0x02);
outportb(0x2f, 0x02);
enable();

//Reset watchdog, ESC 键退出, 其它键复位看门狗
for(;;)
{
    if(bioskey(1)!=0)
    {
        if(bioskey(0)==0x11b) //ESC key
        {
            break;
        }
        else
        {
            inportb(0xa07); //Reset watchdog
        }
    }
}

//Disable watchdog
disable();
outportb(0x2e, 0x87);
outportb(0x2e, 0x01);
outportb(0x2e, 0x55);
outportb(0x2e, 0x55);
outportb(0x2e, 0x07);
outportb(0x2f, 0x07);
outportb(0x2e, 0x72);
outportb(0x2f, 0x00);
outportb(0x2e, 0x71);
outportb(0x2f, 0x00);
outportb(0x2e, 0x02);
outportb(0x2f, 0x02);
enable();
}
```


附录 A 主板资源分配

地址范围(十六进制)	描述
E0000–FFFFFF	BIOS占用
D0000–DFFFF	空闲(注1)
C0000–CFFFF	内部显示BIOS占用(注2)
A0000–BFFFF	显示内存占用(注3)
注1：D0000~DFFFF一般可以释放，但极端情况下ROM空间不够用时，可能会由USB、网络启动代理等占用，使用时请注意。	
注2：如果不需显示或使用外部显卡，则这段空间可以整体或部分释放。	
注3：当使用字符模式显示时，实际只占用B8000–BFFFF，当使用图形模式显示时，一般只占用A0000–AFFFF。	

表 A-1. 1M 地址以下内存 ROM 空间分配

I/O地址(十六进制)	功能
0CF8 - 0CFE	用来访问PCI设备的配置空间
0A79	ISA PnP
0A00 - 0A3F	SuperIO
0800 - 087F	ACPI
07BC - 07BE	当并口设置为03BC时，此段被并口占用
0778 - 077F	当并口设置为0378时，此段被并口占用
0678 - 067F	当并口设置为0278时，此段被并口占用
04D0 - 04D1	中断模式选择（边沿或电平）
0480 - 04BF	芯片组上的GPIO(数字IO)，不同于SuperIO上的GPIO
03F8 - 03FF	串口1
03F0 - 03F7	第一个软驱、第一IDE通道
03C0 - 03DF	VGA显示
03B0 - 03BF	并口基地址可配置为03BC(03BC-03BE)，其他设备不要使用此地址段
0378 - 037F	并口基地址可配置为0378
0370 - 0377	第二个软驱、第二IDE通道
0308 - 0309	通过ISA扩的NVRAM，注意这是个10位地址
0304 - 0307	通过ISA扩的24路数字IO，注意这个地址是10位的，是否占用与板型有关
0300 - 0303	通过ISA扩的24路数字IO，注意这个地址是10位的，是否占用与板型有关
02F8 - 02FF	串口2
0278 - 027F	并口可用此地址，ISA PnP也占用0279端口，其他设备不要设置为此地址
0240 - 027F	LPC, 是否占用与板型和BIOS有关
01F0 - 01F7	第一个IDE通道
0170 - 0177	第二个IDE通道
00F0 - 00FF	数学协处理器
00C0 - 00DF	DMA控制器2
00A0 - 00BF	8259A中断控制器从片
0081 - 009F	DMA占用(页寄存器等等)
0080	生产测试端口
0070 - 007F	RTC访问、CMOS访问、NMI使能或禁止
0060 - 006F	8042键盘控制器
0040 - 005F	8254定时器、SuperIO
0020 - 003F	8259A中断控制器主片、SuperIO
0000 - 001F	DMA控制器1

表 A-2. I/O 地址空间分配

IRQ	系统资源
NMI	奇偶校验错误
0	定时器
1	键盘
2	中断控制器2级联
3	串行口2
4	串行口1
5	空闲(可用于PC/104或PC/104+总线上)
6	软盘
7	并行口1
8	实时时钟
9	空闲(可用于PC/104或PC/104+总线上)
10	空闲(可用于PC/104或PC/104+总线上)
11	空闲(可用于PC/104或PC/104+总线上)
12	PS/2鼠标, 当不使用PS/2鼠标时, 其他设备可用IRQ12
13	协处理器
14	IDE
15	IDE

表 A-3. 中断资源分配

DMA通道	数据宽度	系统资源
0	8 bits	空闲(可用于PC/104总线)
1	8 bits	如果没有用于并口的ECP模式, 则可用于PC/104总线
2	8 bits	软盘驱动器
3	8 bits	如果没有用于并口的ECP模式, 则可用于PC/104总线
4		DMA级联占用
5	16 bits	空闲(可用于PC/104总线)
6	16 bits	空闲(可用于PC/104总线)
7	16 bits	空闲(可用于PC/104总线)

表 A-4. DMA 通道分配

手册版本历史记录

手册版本	更改内容	更新日期
1.0	创建手册	2012.08.21
1.1	更新CPU描述	2012.10.22
1.11	修正SATA电源接口、串口、多功能接口、PCI1总线接口描述	2012.11.08
1.2	修正Ethernet接口（J33*）引脚定义	2013.01.04
1.3	增加软件设置、主板资源分配说明，更新温度特性	2013.03.12
1.4	增加功耗特性描述	2013.03.28